

FIȘA DISCIPLINEI

1. Date despre program

1.1 Instituția de învățământ superior	Universitatea Tehnică din Cluj-Napoca – Centrul Universitar Nord din Baia Mare
1.2 Facultatea	De Inginerie
1.3 Departamentul	De Inginerie Electrică, Electronică și Calculatoare
1.4 Domeniul de studii	Calculatoare și Tehnologia Informației
1.5 Ciclul de studii	Licență
1.6 Programul de studii / Calificarea	Calculatoare / Inginer
1.7 Forma de învățământ	IF – învățământ cu frecvență
1.8 Codul disciplinei	35

2. Date despre disciplină

2.1 Denumirea disciplinei	Arhitectura sistemelor de calcul						
2.2 Aria de conținut	Electronică						
2.3 Responsabil de curs	Dr. ing. Daniel MIC – daniel.mic@cunbm.utcluj.ro						
2.4 Titularul activităților de seminar / laborator / proiect	S.I. dr. ing. Sebastian SABOU – sebastian.sabou@ieec.utcluj.ro						
2.5 Anul de studiu	3	2.6 Semestrul	1	2.7 Tipul de evaluare	E	2.8 Regimul disciplinei	DOB/DID

3. Timpul total estimat

3.1 Număr de ore pe săptămână	4	din care: 3.2 curs	2	3.3 seminar / laborator	2
3.4 Total ore din planul de învățământ	56	din care: 3.5 curs	28	3.6 seminar / laborator	28
Distribuția fondului de timp					ore
Studiul după manual, suport de curs, bibliografie și notițe					30
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren					20
Pregătire seminarii / laboratoare, teme, referate, portofolii și eseuri					20
Tutoriat					0
Examinări					4
Alte activități					0
3.7 Total ore studiu individual	74				
3.8 Total ore pe semestru	130				
3.9 Numărul de credite	5				

4. Precondiții (acolo unde este cazul)

4.1 de curriculum	Circuite integrate digitale, Sisteme cu CID, CAD, CLP
4.2 de competențe	

5. Condiții (acolo unde este cazul)

5.1. de desfășurare a cursului	Videoproiector
5.2. de desfășurare a seminarului / laboratorului / proiectului	Prezența la laborator este obligatorie

6. Competențele specifice acumulate

6.1 Competențe profesionale:	<p>C2 - Proiectarea componentelor hardware, software și de comunicații</p> <p>C2.1 - Descrierea structurii și funcționării componentelor hardware, software și de comunicații</p> <p>C2.2 - Explicarea rolului, interacțiunii și funcționării componentelor sistemelor hardware, software și de comunicații</p> <p>C2.3 - Construirea unor componente hardware, software și de comunicații folosind metode de proiectare, limbaje, algoritmi, structuri de date, protocoale și tehnologii</p> <p>C2.4 - Evaluarea caracteristicilor funcționale și nefuncționale ale componentelor hardware, software și de comunicații, pe baza unor metrici</p> <p>C2.5 - Implementarea componentelor hardware, software și de comunicație</p>
6.2 Competențe transversale:	<p>CT3 Utilizarea adecvată a metodelor și tehnicilor eficiente de învățare pe durata întregii vieți; utilizarea adecvată de informații și comunicarea orală și scrisă într-o limbă de circulație europeană.</p>

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

7.1 Obiectivul general al disciplinei	Dezvoltarea de competențe profesionale în domeniul proiectării, simulării și testării echipamentelor electronice bazate pe circuite logice programabile.
7.2 Obiectivele specifice	Asimilarea cunoștințelor teoretice privind implementarea sistemelor electronice cu circuite logice programabile Obținerea deprinderilor și abilităților necesare pentru implementarea și testarea sistemelor electronice cu circuite logice programabile

8. Conținuturi

8.1 Curs	Metode de predare	Observații
1. Recapitularea noțiunilor de descriere VHDL. Sinteza și implementarea circuitelor programabile.	Expunere, discuții	
2. Tipuri de date și operații în VHDL - constante și variabile, semnale și tipuri scalare.		
3. Tipuri de date și operații în VHDL - clasificarea tipurilor, atributele tipurilor scalare, expresii și operatori, tipuri compuse de date.		
4. Instrucțiuni secvențiale în VHDL - CASE, WAIT, IF.		
5. Instrucțiuni secvențiale în VHDL - LOOP, EXIT, NEXT, WHILE, FOR, NULL, ASSERT-REPORT. Declarații de arhitectură și instrucțiuni concurente - PROCESS.		
6. Caracteristici avansate ale limbajului VHDL - subprograme, supraîncărcare, pachete, vizibilitate.		
7. Caracteristici avansate ale limbajului VHDL - biblioteci, configurații, fișiere I/O.		
8. Modelarea circuitelor combinaționale și secvențiale. Primitive logice.		
9. Tehnici de proiectare bazate pe HDL - Proiectarea circuitelor de tip combinational.		
10. Tehnici de proiectare bazate pe HDL - Proiectarea automatelor finite.		

11. Etapele de proiectarea in VHDL a unui microprocesor pe 8-biti. I		
12. Etapele de proiectarea in VHDL a unui microprocesor pe 8-biti. II		
13. Etapele de proiectarea in VHDL a unui microprocesor pe 8-biti. III		
14. Recapitulare, pregătire examen.		
<p>Bibliografie Proiectare asistată cu Circuite logice programabile – Mic Daniel , Oniga Ștefan, editura Risoprint Cluj Napoca, 2002 Programable Logic Handbook: PLD, CPLDs and FPGAs - Ashok K. Sharma Electronică Digitală - Gheorghe Toacse; Dan Nicula, editura Teora,1996 Circuite digitale – Oniga Ștefan, editura Risoprint Cluj Napoca, 2002. HDL Chip Design, Douglas J Smith, Doone Publications, . Digital System Design with VHDL, Mark Zvolinsky. Digital Fundamentals - Thomas L. Floyd, editia 7, Prentice Hall PTR, 2000 Digital Design; Principles & Practices - John F. Wakerly , Prentice Hall PTR, 1998</p> <p>Material virtual Material disponibil la adresa: http://ece.ubm.ro/clp/index.htm.</p>		
8.2 Seminar / laborator / proiect	Metode de predare	Observații
L1 -Prezentare laborator, soft-uri de simulare avansată. Prezentarea plăcilor de test utilizate la implementările hardware. Protecția muncii	Expunere, aplicații	
L2 - Simularea funcțională a circuitelor cu simulatorul Modesim.		
L3 - Proiectarea in VHDL a circuitelor de codificare/decodificare, a circuitelor cu iesiri tristate si a circuitelor de multiplexare/demultiplexare.		
L4 - Proiectarea in VHDL a circuitelor de comparare si a circuitelor aritmetice (sumatoare, ALU, multiplicatoare).		
L5 - Proiectarea in VHDL a registrelor si latch-urilor, a circuitelor de numarare si a registrelor de deplasare.		
L6 - Proiectarea in VHDL a automatelor finite.		
L7 - Proiectarea in VHDL a circuitelor de memorare de tip ROM si RAM.		
L8 - Proiectarea programelor de test.		
L9 - Proiectarea in VHDL a unui microprocesor pe 8-biti : Setul de registre si unitatea logica si aritmetica.		
L10 - Proiectarea in VHDL a unui microprocesor pe 8-biti : Contorul de program, indicatorul de stiva,		
L11 - Proiectarea in VHDL a unui microprocesor pe 8-biti :selectorul de adrese, detectorul de intreruperi..		
L12 - Proiectarea in VHDL a unui microprocesor pe 8-biti : Portul de intrare/iesire, registrul de instructiuni, decodicatorul de adrese si asamblarea proiectului.		
L13 - Proiectarea in VHDL a unui microprocesor pe 8-biti : Elaborarea bancului de test, simularea, implementarea si testarea in circuit FPGA.		
L14 - Verificare finală. Recuperări.		
<p>Bibliografie Proiectare asistată cu Circuite logice programabile – Mic Daniel , Oniga Ștefan, editura Risoprint Cluj Napoca, 2002</p>		

Tutorial programare VHDL
 Tutorial programare Verilog
 Material virtual
 Material disponibil la adresa: <http://ece.ubm.ro/clp/index.htm>.

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului

Competențele dobândite vor fi necesare angajaților care își desfășoară activitatea în domeniul proiectării, simulării și testării circuitelor sau a aplicațiilor bazate pe circuite logice programabile.

10. Evaluare (prezența fizică / online)

Tip activitate	10.1 Criterii de evaluare	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs	Expunerea unui subiect de teorie	Proba scrisă cu bilete de examen + examinare orală	70%
10.5 Seminar/Laborator	Proba practică de verificare a deprinderilor și abilităților	Examinare la finalul semestrului	30%
10.6 Standard minim de performanță			
<ul style="list-style-type: none"> Răspuns corect la cel puțin un subiect de teorie, obținerea unei note minime de 5 la evaluarea prin probă practică de laborator și obținerea unei note minime de 5 la evaluarea proiectului. 			

Data completării:	Titulari	Titlu Prenume NUME	Semnătura
	Curs	Dr. Ing. Daniel MIC	
	Aplicații	Șef lucr. dr. ing. Sebastian SABOU	

Data avizării în Consiliul Departamentului de Inginerie Electrică, Electronică și Calculatoare	Director Departament de Inginerie Electrică, Electronică și Calculatoare
Click here to enter text.	Șef lucrări dr. ing. Claudiu LUNG
Data aprobării în Consiliul Facultății de Inginerie	Decan:
Click here to enter text.	Conf. dr. ing. Dinu DARABA